

# GUÍA DOCENTE

## EXPERIENCIA PILOTO DE APLICACIÓN DEL SISTEMA EUROPEO DE CRÉDITOS (ECTS)

### UNIVERSIDADES ANDALUZAS

#### TITULACIÓN: INGENIERÍA TÉCNICA EN INFORMÁTICA DE GESTIÓN (MODALIDAD SEMIVIRTUAL)

#### DATOS BÁSICOS DE LA ASIGNATURA

NOMBRE: Estructura y Tecnología de Computadores (Semipresencial)		
CÓDIGO: 902		AÑO DE PLAN DE ESTUDIO: 2004
TIPO (troncal/obligatoria/optativa) : TRONCAL		
Créditos totales (LRU / ECTS): 9	Créditos LRU/ECTS teóricos: 4.5	Créditos LRU/ECTS prácticos: 4.5
CURSO: 1º	CUATRIMESTRE: Anual	CICLO: 1º

#### EQUIPO DOCENTE

##### Responsable / Coordinador de la asignatura:

NOMBRE: Manuel Béjar Domínguez
CENTRO/DEPARTAMENTO: Escuela Politécnica Superior / Departamento de Deporte e Informática
ÁREA: Ingeniería de Sistemas y Automática
CATEGORÍA: Profesor Ayudante

POD	GRUPOS	CRÉDITOS	TOTAL
Gran Grupo	1	1,8	1,8
Grupo de Docencia	2	0	0
Activ. Dirigidas	2	0	0

HORARIO DE TUTORÍAS: Martes 9:30-12:00 / Martes 16:30 – 19:00

Nº DESPACHO: E11-P1-25	E-MAIL: <a href="mailto:mbejdom@upo.es">mbejdom@upo.es</a>	TF: +34 954977585
------------------------	--	-------------------

##### Otros profesores:

NOMBRE: Luis Merino Cabañas
CENTRO/DEPARTAMENTO: Escuela Politécnica Superior / Departamento de Deporte e Informática
ÁREA: Ingeniería de Sistemas y Automática
CATEGORÍA: Profesor Contratado Doctor

POD	GRUPOS	CRÉDITOS	TOTAL
Gran Grupo	1	0	0
Grupo de Docencia	2	0	0
Activ. Dirigidas	2	0	0

Nº DESPACHO: E11-P2-12	E-MAIL: <a href="mailto:lmecab@upo.es">lmecab@upo.es</a>	TF: +34 954348350
------------------------	--	-------------------

NOMBRE: Miguel Ángel Ripalda Marín
CENTRO/DEPARTAMENTO: Escuela Politécnica Superior / Departamento de Deporte e Informática
ÁREA: Ingeniería de Sistemas y Automática

POD	GRUPOS	CRÉDITOS	TOTAL
Gran Grupo	1	0	0
Grupo de Docencia	2	1,5	3
Activ. Dirigidas	2	0,8	1,6

Nº DESPACHO: E11-P2-SJ	E-MAIL: <a href="mailto:maripmar@upo.es">maripmar@upo.es</a>	TF:
------------------------	--	-----

## LA ASIGNATURA EN EL PROGRAMA FORMATIVO

### 1. DESCRIPTOR.

Estudio del funcionamiento interno de un computador.

Estudio de los fundamentos de la electrónica y sistemas digitales empleados en un computador.

Estudio de las unidades funcionales de un computador.

Estudio de lenguajes de bajo nivel para programar un computador.

### 2. UBICACIÓN EN EL PROGRAMA FORMATIVO.

#### 2.1. PRERREQUISITOS:

Ninguno

#### 2.2. CONTEXTO DENTRO DE LA TITULACIÓN:

Es la única asignatura de la titulación dedicada a la comprensión de las estructuras y las tecnologías involucradas en el funcionamiento interno de un computador.

#### 2.3. RECOMENDACIONES:

Ninguna.

### 3. LA ASIGNATURA EN LA ADQUISICIÓN DE COMPETENCIAS.

#### 3.1. COMPETENCIAS TRANSVERSALES/GENÉRICAS:

Conocimientos generales básicos.  
Resolución de problemas.  
Capacidad de separar problemas en distintas capas de abstracción.  
Capacidad de aprender.  
Habilidad para trabajar de forma autónoma.  
Capacidad de defender trabajos en público.  
Habilidad de trabajo en grupo.

#### 3.2. COMPETENCIAS ESPECÍFICAS:

- **Cognitivas (Saber):** Enseñar al alumno unos conocimientos generales básicos sobre el funcionamiento interno de un computador: codificación de la información, fundamentos de electrónica digital, división del computador en unidades funcionales y programación de un computador a bajo nivel mediante lenguaje ensamblador. Estos conceptos generales se plasman en un microprocesador real (Motorola 68000) en la segunda parte de la asignatura.
- **Procedimentales/Instrumentales (Saber hacer):** Enseñar al alumno a codificar y decodificar información en los formatos binario, octal y hexadecimal. Enseñar al alumno las técnicas para el diseño y análisis de electrónica digital básica. Enseñar al alumno a dividir al computador en unidades funcionales, estudiando las relaciones e interacciones entre ellas. Enseñar al alumno a codificar programas en lenguajes de bajo nivel: máquina y ensamblador.
- **Actitudinales (Ser):** Fomenta la disciplina del análisis, siguiendo planteamientos que desarrollan la capacidad de dividir un sistema de distintos niveles de abstracción.

### 4. OBJETIVOS.

Comprender el funcionamiento interno de un computador.  
Conocer y utilizar la codificación de la información en un computador.  
Conocer y utilizar los fundamentos de la electrónica digital empleada en un computador.  
Conocer las unidades funcionales que componen un computador.  
Conocer y utilizar los lenguajes de bajo nivel: máquina y ensamblador.

#### DISTRIBUCIÓN DEL TRABAJO PRESENCIAL.

	Gran Grupo	Grupo de Docencia	Actividades dirigidas (seminarios)
Nº de grupos	1	2	2
Nº de horas	18	15	8
Nº de sesiones	18	10	4

## 5. METODOLOGÍA.

**NÚMERO TOTAL DE HORAS DE TRABAJO DEL ALUMNO: 249,5**

### **PRIMER SEMESTRE: 127,75 horas de trabajo**

Nº de Horas:

- Enseñanzas básicas (Gran Grupo)\* <sup>(1)</sup>: 10
- Enseñanzas prácticas y de desarrollo (Grupo de Docencia)\*: 7,5
- Actividades académicas dirigidas (Seminarios-Grupo de Trabajo)\*: 4  
*Compute aquí la parte de las actividades dirigidas realizada en presencia del profesor mediante los seminarios*
- Tutorías especializadas (presenciales o virtuales):
  - A) Colectivas: 3
  - B) Individuales: 11
- Trabajo personal autónomo\*:
  - A) Horas de estudio de enseñanzas básicas\*: 20
  - B) Horas de estudio-preparación de las enseñanzas prácticas y de desarrollo\*: 63,75
  - C) Horas de trabajo personal o en grupo derivadas de las actividades académicas dirigidas\*: 4
- Otras actividades (visitas, excursiones, etc.)
- Realización de pruebas de evaluación y/o exámenes\*:
  - A) Prueba de evaluación y/o exámenes escritos: 3
  - B) Pruebas de evaluación y/o exámenes orales (control del Trabajo Personal): 1
  - C) Revisiones: 0,5

### **SEGUNDO SEMESTRE: 121,75 horas de trabajo**

Nº de Horas:

- Enseñanzas básicas (Gran Grupo)\* <sup>(1)</sup>: 8
- Enseñanzas prácticas y de desarrollo (Grupo de Docencia)\*: 7,5
- Actividades académicas dirigidas (Seminarios-Grupo de Trabajo)\*: 4  
*Compute aquí la parte de las horas dedicadas a actividades dirigidas realizada con presencia del profesor mediante los seminarios*
- Tutorías especializadas (presenciales o virtuales):
  - C) Colectivas: 3
  - D) Individuales: 11
- Trabajo personal autónomo\*:
  - D) Horas de estudio de enseñanzas básicas\*: 16
  - E) Horas de estudio-preparación de las enseñanzas básicas y de desarrollo\*: 63,75
  - F) Horas de trabajo personal o en grupo derivadas de las actividades académicas dirigidas\*: 4
- Otras actividades (visitas, excursiones, etc.)
- Realización de pruebas de evaluación y/o exámenes\*:
  - D) Pruebas de evaluación y/o exámenes escritos: 3
  - E) Pruebas de evaluación y/o exámenes orales (control del Trabajo Personal): 1
  - F) Revisiones 0,5

**6. TÉCNICAS DOCENTES.** (Señale con una X las técnicas que va a utilizar en el desarrollo de su asignatura. Puede señalar más de una).

Sesiones académicas teóricas <b>X</b>	Exposición y debate: <b>X</b>	Tutorías especializadas: <b>X</b>
Sesiones académicas prácticas <b>X</b>	Visitas y excursiones:	Controles de lecturas obligatorias:

Otras (especificar):

**DESARROLLO Y JUSTIFICACIÓN:**

**7. BLOQUES TEMÁTICOS.** (Dividir el temario en grandes bloques temáticos; no hay número mínimo ni máximo).

#### **BLOQUE 1: CODIFICACIÓN DE LA INFORMACIÓN**

**Tema 1: Representación de la información. Aritmética y Representación binaria**

#### **BLOQUE 2: FUNDAMENTOS DE ELECTRÓNICA DIGITAL**

**Tema 2: Álgebra booleana y puertas lógicas**

**Tema 3: Diseño de circuito combinacionales**

**Tema 4: Circuitos combinacionales básicos**

**Tema 5: Diseño de circuitos secuenciales**

**Tema 6: Circuitos secuenciales básicos**

#### **BLOQUE 3: COMPUTADOR ELEMENTAL SÍMPLEZ**

**Tema 7: Símplez. Modelo Estructural**

**Tema 8: Símplez. Modelo Funcional (Parte I)**

**Tema 9: Símplez. Modelo Funcional (Parte II)**

**Tema 10: Símplez. Modelo Estructural detallado**

**Tema 11: Símplez. Modelo Procesal**

#### **BLOQUE 4: MICROPROCESADOR MOTOROLA 68000.**

**Tema 12: Motorola 68000. Modelo Estructural y generalidades.**

**Tema 13: Motorola 68000. Modelo Funcional (Parte I).**

**Tema 14: Motorola 68000. Modelo Funcional (Parte II).**

**Tema 15: Motorola 68000. Modelo Funcional (Parte III).**

**Tema 16: Motorola 68000. Modelo Procesal.**

**Tema 17: Motorola 68000. Periféricos.**

## 8. BIBLIOGRAFÍA.

### 8.1 GENERAL:

#### Bibliografía básica

**BB1)** Estructura de Computadores I (Gestión y Sistemas), Carlos de Mora Buendía y otros, UNED, 1ª Edición 3ª reimpresión, 2004, ISBN 843624642X

**BB2)** Fundamentos de sistemas digitales, Thomas L. Floyd, Prentice Hall, 7ª Edición, 2000, ISBN 842052994X

**BB3)** Curso de ordenadores: conceptos básicos de arquitectura y sistemas operativos, Gregorio Fernández Fernández, Servicio de Publicaciones de la ETS de Ingenieros de Telecomunicación de Madrid (UPM), 4ª Edición, 2003, ISBN 8474023041

#### Bibliografía complementaria

**BC1)** Diseño y programación del  $\mu P$  68000 y periféricos, Enrique Colomar Pous y otros, Universidad Politécnica de Valencia, 2003, ISBN 8477212031

**BC2)** Diseño Lógico Digital, John B. Hayes, Addison Wesley, 1ª Edición, 1996, ISBN 0201625903

**BC3)** Diseño Digital, Principios y Prácticas, John F. Wakerly, Prentice Hall, 3ª Edición, 2000, ISBN 9701704045

**BC4)** Organización de Computadoras: Un enfoque estructurado, Andrew S. Tanenbaum, Pearson Education, 4ª Edición, 2000, 9701703995

**BC5)** Los Microprocesadores Intel: Arquitectura, programación e interfaz de los procesadores 8086/8088, 80186/80188, 80286, 80386, 80486, Pentium, Pentium Pro y Pentium II, Brey Barry B., Prentice Hall, 5ª Edición, 2002, ISBN 970170424X

**BC6)** Organización y arquitectura de computadores, William Stallings, Prentice Hall, 5ª Edición, 2000, ISBN 8420529931

**BC7)** Estructura y Tecnología de Computadores. Prácticas en ensamblador. Diego López Talavera, Catalina Rus Casas y Francisco Charte. Anaya. ISBN: 84415260602009, 496 pgs

**BC8)** Problemas de fundamentos y estructura de computadoras. Alfredo Cuesta / José Ignacio Hidalgo / Juan Lanchares / José Luis Risco. Prentice-Hall. ISBN: 978-84-8322-591-2. 2009, 568 pgs

**BC9)** Estructura y tecnología de computadores, teoría y problemas. Sergio Díaz Ruiz, María del Carmen Romero Ternero, Alberto J. Molina Cantero. McGraw-Hill. ISBN: 978-84-481-7085-1 / Enero 2009

### 8.2 ESPECÍFICA: (con remisiones concretas en lo posible)

BB: Bibliografía Básica

BC: Bibliografía Complementaria

Cap: Capítulo

Ap: Apartado

Pág: Páginas

Día Tx: Contenido con única referencia en las diapositivas de clase del Tema x

#### Tema 1: Representación de la información. Aritmética y Representación binaria

A) Introducción → BB1, Cap 2, Ap: 2.1, 2.2.1

B) Sistemas binario-octal-hexadecimal → BB1, Cap 2, Ap: 2.3, 2.4, 2.5

C) Conversión entre sistemas → BB1, Cap 2, Ap: 2.2.3

D) Representación binaria con signo → BB1, Cap 3, Ap: 3.2.1, 3.2.2, 3.2.3

E) Aritmética binaria → BB1, Cap 3, Ap: 3.1 + Día T1

F) Representación binaria en coma flotante → BB1, Cap 3, Ap: 3.2.4

#### Tema 2: Álgebra booleana y puertas lógicas

1) Introducción → BB1, Cap 4 (Introducción)

2) Álgebra de Boole → BB1, Cap 4, Ap 4.1, 4.2, 4.3

- 3) Concepto de función lógica y tabla de verdad. → BB1, Cap 4, Ap: 4.3.1, 4.3.2
- 4) Funciones lógicas básicas y puertas lógicas. → BB1, Cap 4, Ap: 4.3.7, 4.4, 4.4.1, 4.4.2, 4.4.3, 4.4.4, 4.4.5, 4.4.7
- 5) Operadores completos NAND / NOR → BB1, Cap 4, Ap 4.3.7: Págs 138 – 139 // BB1, Cap 5, Ap 5.2: Págs 188 – 191

### **Tema 3: Diseño de circuito combinacionales**

- 1) Introducción
- 2) Conceptos: combinacional y secuencial → BB1, Cap 5, Ap 5.1, Pág 187
- 3) Metodología de diseño de circuitos combinacionales → BB1, Cap 4, Ap 4.3.3, 4.5.2

### **Tema 4: Circuitos combinacionales básicos**

- 1) Introducción → BB1, Cap 5, Ap 5.2
- 2) Codificadores / Decodificadores → BB1, Cap 5, Ap 5.2.1, 5.2.2
- 3) Multiplexores / Demultiplexores → BB1, Cap 5, Ap 5.2.3, 5.2.4
- 4) Circuitos aritmético-lógicos → BB1, Cap 5, Ap 5.2.7
- 5) Otros circuitos combinacionales → BB1, Cap 5, Ap 5.2.5, 5.2.6

### **Tema 5: Diseño de circuitos secuenciales**

- 1) Introducción → BB1, Cap 5, Ap 5.3.1
- 2) Conceptos: síncrono y asíncrono. → BB1, Cap 5, Ap 5.3.1, 5.3.2, 5.3.3
- 3) Estructura de un circuito secuencial → BB1, Cap 5, Ap 5.3.1
- 4) Concepto de Biestable. → BB1, Cap 5, Ap 5.3.1
- 5) Metodología de diseño de circuitos secuenciales → BB1, Cap 5, Ap 5.3.2.2

### **Tema 6: Circuitos secuenciales básicos**

- 1) Introducción → BB1, Cap 5, Ap 5.3.2, 5.3.3, 5.4
- 2) Biestables → BB1, Cap 5, Ap 5.3.2.1, 5.3.3.1, 5.3.3.2, 5.3.3.3
- 3) Registros → BB1, Cap 5, Ap 5.4.1
- 4) Registros de Desplazamiento → BB1, Cap 5, Ap 5.4.2
- 5) Contadores → BB1, Cap 5, Ap 5.4.3

### **Tema 7: Símplez. Modelo Estructural**

- 1) Introducción
- 2) Modelo de Von Neumann → BB3, Cap 0, Ap 0.8
- 3) Modelo Estructural de Símplez → BB3, Cap 1, Ap 1.2

### **Tema 8: Símplez. Modelo Funcional (Parte I)**

- 1) Introducción
- 2) Representación de datos e instrucciones. → BB3, Cap 1, Ap 1.3
- 3) Juego de instrucciones → BB3, Cap 1, Ap 1.3
- 4) Concepto de dirección efectiva. Direccionamiento Directo. → BB3, Cap 2, Ap 2.4, Pág 84
- 5) Representación simbólica. → BB3, Cap 1, Ap 1.3
- 6) Lenguaje ensamblador. → BB3, Cap 1, Ap 1.11

### **Tema 9: Símplez. Modelo Funcional (Parte II)**

- 1) Introducción
- 2) Bucles → BB3, Cap 1, Ap 1.6
- 3) Automodificación. → BB3, Cap 1, Ap 1.7, 1.8, 1.9
- 4) Uso de subrutinas. → BB3, Cap 1, Ap 1.10
- 5) Periféricos. Espera Activa. → BB3, Cap 1, Ap 1.12, 1.13

**Tema 10: Símplez. Modelo Estructural detallado**

- 1) Introducción
- 2) Ruta de Datos → BB3, Cap 9, Ap 9.6
- 3) Secuenciador → BB3, Cap 9, Ap 9.2
- 4) Unidad Aritmético Lógica → BB3, Cap 9, Ap 9.3
- 5) Memoria → BB3, Cap 9, Ap 9.4
- 6) Registros → BB3, Cap 9, Ap 9.3
- 7) Buses → BB3, Cap 9, Ap 9.3

**Tema 11: Símplez. Modelo Procesal**

- 1) Introducción → BB3, Cap 10, Ap 10.2, 10.3
- 2) Diagramas de funcionamiento → BB3, Cap 10, Ap 10.4
- 3) Cronogramas sin acceso a memoria → BB3, Cap 10, Ap 10.5
- 4) Cronogramas con acceso a memoria → BB3, Cap 10, Ap 10.5

**Tema 12: Motorola 68000. Modelo Estructural y generalidades.**

- 1) Introducción → BB1, Cap 13, Ap 13.1
- 2) Modelo estructural. → BB1, Cap 13, Ap 13.2.1
- 3) Representación de datos en memoria → BB1, Cap 13, Ap 13.3.1

**Tema 13: Motorola 68000. Modelo Funcional (Parte I).**

- 1) Introducción
- 2) Modos de direccionamiento. → BB1, Cap 13, Ap 13.2.3
- 3) Juego de instrucciones. → BB1, Cap 13, Ap 13.2.2, 13.4
- 4) Representación de instrucciones en memoria. → BB1, Cap 13, Ap 13.3.2
- 5) Lenguaje ensamblador. → BB1, Cap 14, Ap 14.1.1
- 6) Estructuras de datos → BB1, Cap 14, Ap 14.2.1, 14.2.2, 14.2.3, 14.2.4
- 7) Estructuras de programa → BB1, Cap 14, Ap 14.3.1, 14.3.2, 14.3.3

**Tema 14: Motorola 68000. Modelo Funcional (Parte II).**

- 1) Introducción
- 2) Pila. → BB1, Cap 13, Ap 13.5, // BB1, Cap 14, 14.2.5
- 3) Subrutinas. → BB1, Cap 14, Ap 14.3.4

**Tema 15: Motorola 68000. Modelo Funcional (Parte III).**

- 1) Introducción
- 2) Concepto de Excepción. → BB1, Cap 13, Ap 13.3.3, 13.6
- 3) Vectores de Excepción. → BB1, Cap 13, Ap 13.3.3
- 4) Técnica Run-jumpers. → Dia T16

**Tema 16: Motorola 68000. Modelo Procesal.**

- 1) Introducción
- 2) Descripción de señales. → Dia T17
- 3) Cronogramas. → Dia T17

**Tema 17: Motorola 68000. Periféricos.**

- 1) Introducción
- 2) Descripción de periféricos del 68000. → Dia T18
- 3) Programación de la DUART. → Dia T18



## 9. TÉCNICAS DE EVALUACIÓN.

- La evaluación se basará principalmente en los conocimientos adquiridos tanto en clase de teoría como en aula de informática.
- Para la realización de cualquier prueba evaluable no se permitirá el uso o consulta de documentación, salvo indicación expresa del profesor en convocatoria oficial.

### **Criterios de evaluación y calificación:** (referidos a las competencias trabajadas durante el curso)

La nota oscilará entre 0 y 10 puntos, los cuales se acumularán en función de los porcentajes descritos a continuación:

- Enseñanzas básicas: 30%
- Actividades prácticas y de desarrollo: 45%
- Actividades académicas dirigidas: 25%

Para aprobar la asignatura, además de conseguir que la media aritmética correspondiente a los 3 apartados anteriores sea mayor o igual que 5, se establecen las siguientes puntuaciones mínimas:

- Nota mayor o igual que 2 en la calificación correspondiente a cada uno de los 3 bloques de Enseñanzas Básicas.
- Nota mayor o igual que 3 en la calificación correspondiente a cada uno de los 3 bloques de Actividades Prácticas de Desarrollo.

Más información en el documento “Criterios de Evaluación”.

Nota: Título II. Capítulo II. Artículo 14.2 y 14.3 de la Normativa de Régimen Académico y de Evaluación del Alumnado (aprobada en Consejo de Gobierno de la UPO el 18 de julio de 2006): “En la realización de trabajos, el **plagio** y la utilización de material no original, incluido aquél obtenido a través de Internet, sin indicación expresa de su procedencia y, si es el caso, permiso de su autor, podrá ser considerada causa de calificación de **suspense** de la asignatura, sin perjuicio de que pueda derivar en **sanción académica**.”

Corresponderá a la Dirección del Departamento responsable de la asignatura, oídos el profesorado responsable de la misma, los estudiantes afectados y cualquier otra instancia académica requerida por la Dirección del Departamento, decidir sobre la posibilidad de solicitar la apertura del correspondiente **expediente sancionador**”.

<b>10. ORGANIZACIÓN DOCENTE SEMANAL.</b> (Sólo hay que indicar el número de horas que a ese tipo de sesión va a dedicar el estudiante cada semana)								
SEMANA	Enseñanzas básicas (Gran Grupo) Nº de horas	Enseñanzas básicas y de desarrollo (Grupo de Docencia) Nº de horas	Actividades académicas dirigidas (Seminarios-Grupos de Trabajo) Nº de horas	Visita y excursiones Nº de horas	Tutorías especializadas Nº de horas	Control de lecturas obligatorias Nº de horas	Exámenes	Temas del temario a tratar
<b>Primer Cuatrimestre</b>								
<b>SEMANA 1</b> (28 sep - 2 oct)	1							Presentación
<b>SEMANA 2</b> (5-9 oct)	1	1,5						T1
<b>SEMANA 3</b> (12-16 oct)	1							T2
<b>SEMANA 4</b> (19-23 oct)	1							T3
<b>SEMANA 5</b> (26-30 oct)	1	1,5						T4
<b>SEMANA 6</b> (2-6 nov)	1							T5
<b>SEMANA 7</b> (9-13 nov)	1							T6
<b>SEMANA 8</b> (16-20 nov)	1	1,5						T7
<b>SEMANA 9</b> (23-27 nov)	1		2					T8
<b>SEMANA 10</b> (30-4 dic)	1	1,5						T9
<b>SEMANA 11</b> (7,8-11 dic)								
<b>SEMANA 12</b> (14-18 dic)	1							T9
<b>SEMANA 13</b> (4,5,6-8 ene)								
<b>SEMANA 14</b> (11-15 ene)	1	1,5						T10
<b>SEMANA 15</b> (18-22 ene)					1 + 1			
<b>SEMANA 16,17,18</b> (25 ene-12 feb) Evaluaciones finales							2	

SEMANA	Enseñanzas básicas (Gran Grupo) Nº de horas	Enseñanzas básicas y de desarrollo (Grupo de Docencia) Nº de horas	Actividades académicas dirigidas (Seminarios-Grupos de Trabajo) Nº de horas	Visita y excursiones Nº de horas	Tutorías especializadas Nº de horas	Control de lecturas obligatorias Nº de horas	Exámenes	Temas del temario a tratar
<b>Segundo Cuatrimestre</b>								
SEMANA 1 (15-19 feb)	1		2					T11
SEMANA 2 (22-26 feb)		1,5						
SEMANA 3 (1-5 mar)	1							T12
SEMANA 4 (8-12 mar)	1							T12
SEMANA 5 (15-19 mar)		1,5			1 + 1		2	
SEMANA 6 (22-25 mar)	1							T13
SEMANA 7 (5 - 9 abr)		1,5	2					
SEMANA 8 (12-16 abr)	1							T14
SEMANA 9 (26-30 abr)	1	1,5						T15
SEMANA 10 (3-7 may)								
SEMANA 11 (10-14 may)		1,5	2					
SEMANA 12 (17-21 may)								
SEMANA 13 (24-28 may)								
SEMANA 14 (31 may-3,4 jun)					1 + 1			
SEMANA 15 (7-11 jun)								
SEMANA 16,17,18,19,20 (14 jun-14 jul)							2	
Evaluaciones finales								

<b>11. TEMARIO DESARROLLADO.</b>
<b>BLOQUE 1: CODIFICACIÓN DE LA INFORMACIÓN</b>
<b>Tema 1: Representación de la información. Aritmética y Representación binaria</b>
1) Introducción 2) Sistemas binario-octal-hexadecimal 3) Conversión entre sistemas 4) Representación binaria con signo 5) Aritmética binaria 6) Representación binaria en coma flotante
<b>BLOQUE 2: FUNDAMENTOS DE ELECTRÓNICA DIGITAL</b>
<b>Tema 2: Álgebra booleana y puertas lógicas</b>
1) Introducción 2) Álgebra de Boole. 3) Concepto de función lógica y tabla de verdad. 4) Funciones lógicas básicas y puertas lógicas. 5) Operadores completos NAND / NOR
<b>Tema 3: Diseño de circuito combinacionales</b>
1) Introducción 2) Conceptos: combinacional y secuencial. 3) Metodología de diseño de circuitos combinacionales.
<b>Tema 4: Circuitos combinacionales básicos</b>
1) Introducción 2) Codificadores / Decodificadores 3) Multiplexores / Demultiplexores 4) Circuitos aritmético-lógicos 5) Otros circuitos combinacionales
<b>Tema 5: Diseño de circuitos secuenciales</b>
1) Introducción 2) Conceptos: síncrono y asíncrono. 3) Estructura de un circuito secuencial 4) Concepto de Biestable. 5) Metodología de diseño de circuitos secuenciales
<b>Tema 6: Circuitos secuenciales básicos</b>
1) Introducción 2) Biestables 3) Registros 4) Registros de Desplazamiento 5) Contadores

<b>BLOQUE 3: COMPUTADOR ELEMENTAL SÍMPLEZ</b>	
<b>Tema 7: Símplez. Modelo Estructural</b>	
1) Introducción 2) Modelo de Von Neumann. 3) Modelo Estructural de Símplez	
<b>Tema 8: Símplez. Modelo Funcional (Parte I)</b>	
1) Introducción 2) Representación de datos e instrucciones. 3) Juego de instrucciones 4) Concepto de dirección efectiva. Direccionamiento Directo. 5) Representación simbólica. 6) Lenguaje ensamblador.	
<b>Tema 9: Símplez. Modelo Funcional (Parte II)</b>	
1) Introducción 2) Bucles 3) Automodificación. 4) Uso de subrutinas. 5) Periféricos. Espera Activa.	
<b>Tema 10: Símplez. Modelo Estructural detallado</b>	
1) Introducción 2) Ruta de Datos 3) Secuenciador 4) Unidad Aritmético Lógica 5) Memoria 6) Registros 7) Buses	
<b>Tema 11: Símplez. Modelo Procesal</b>	
1) Introducción 2) Diagramas de funcionamiento 3) Cronogramas sin acceso a memoria 4) Cronogramas con acceso a memoria	
<b>BLOQUE 4: MICROPROCESADOR MOTOROLA 68000.</b>	
<b>Tema 12: Motorola 68000. Modelo Estructural y generalidades.</b>	
1) Introducción 2) Modelo estructural. 3) Representación de datos en memoria	
<b>Tema 13: Motorola 68000. Modelo Funcional (Parte I).</b>	
1) Introducción 2) Modos de direccionamiento. 3) Juego de instrucciones. 4) Representación de instrucciones en memoria 5) Lenguaje ensamblador.	

- 6) Estructuras de datos
- 7) Estructuras de programa

#### **Tema 14: Motorola 68000. Modelo Funcional (Parte II).**

- 1) Introducción
- 2) Pila.
- 3) Subrutinas.

#### **Tema 15: Motorola 68000. Modelo Funcional (Parte III).**

- 1) Introducción
- 2) Concepto de Excepción.
- 3) Vectores de Excepción.
- 4) Técnica Run-Jumpers.

#### **Tema 16: Motorola 68000. Modelo Procesal.**

- 1) Introducción
- 2) Descripción de señales.
- 3) Cronogramas.

#### **Tema 17: Motorola 68000. Periféricos.**

- 1) Introducción
- 2) Descripción de periféricos del 68000.
- 3) Programación de la DUART.

**12. MECANISMOS DE CONTROL Y SEGUIMIENTO.** (Al margen de los contemplados a nivel general para toda la Experiencia Piloto, se recogerán aquí los mecanismos concretos que los docentes propongan para el seguimiento de cada asignatura).

La realización de pruebas escritas a lo largo del cuatrimestre, correspondientes cada una a varias sesiones de APD, permitirá al profesor tener un seguimiento de la asimilación de contenidos por parte de los alumnos. Estas pruebas vendrán precedidas por sesiones de tutoría colectiva del trabajo realizado en las APD, para tener un punto de control de los conocimientos adquiridos por los alumnos, anterior al examen.